

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-055436

(43)Date of publication of application : 05.03.1993

(51)Int.Cl.

H01L 23/50

(21)Application number : 03-240314

(71)Applicant : NEC CORP

(22)Date of filing : 28.08.1991

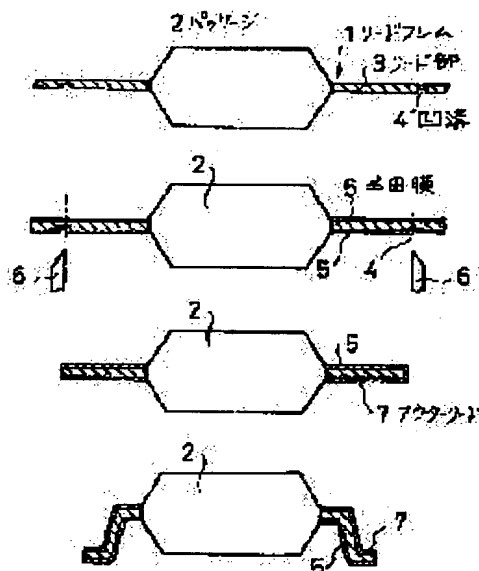
(72)Inventor : MIYANO TAKESHI

(54) LEAD FRAME FOR SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To improve solder wettability of outer leads with a brazing material when a semiconductor device is mounted without exposing a lead frame material with the end faces of the leads of the device, and to improve reliability of mounting.

CONSTITUTION: In a lead frame for a semiconductor device, in which surfaces of leads 3 protruding from a package 2 of a semiconductor device are covered with a brazing material film 5 of plating, etc., partly cut to form outer leads 7, grooves 4 are formed at positions along the cut parts of the leads thereby to cover the cut ends of the leads 7 with the film 5 to prevent a lead frame material to be exposed, and wettability with a brazing material at the time of mounting is improved.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-55436

(43)公開日 平成5年(1993)3月5日

(51)Int.Cl.⁵

H 0 1 L 23/50

識別記号

庁内整理番号

F I

技術表示箇所

N 9272-4M

審査請求 未請求 請求項の数1(全 3 頁)

(21)出願番号 特願平3-240314

(22)出願日 平成3年(1991)8月28日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 宮野 毅

東京都港区芝五丁目7番1号 日本電気株式会社内

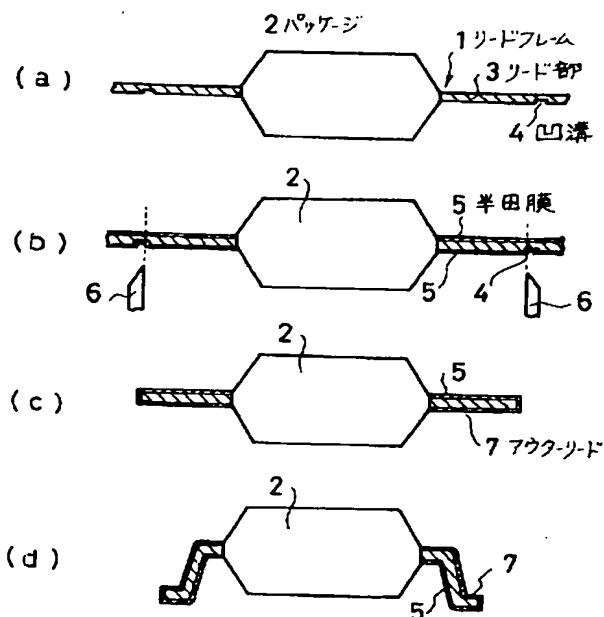
(74)代理人 弁理士 鈴木 章夫

(54)【発明の名称】 半導体装置用リードフレーム

(57)【要約】

【目的】 半導体装置の OUTER リード先端部の端面にリードフレーム素材が露出することなく、半導体装置の実装に際しての OUTER リードとろう材との濡れ性を改善し、実装の信頼性を改善する。

【構成】 半導体装置のパッケージ2から突出されるリード部3の表面をめっき等のろう材膜5で被覆し、かつその一部において切断して OUTER リード7を構成する半導体装置用リードフレームにおいて、リード部の切断部に沿う位置に凹溝4を形成することで、切断形成された OUTER リード7の先端部の端面をろう材膜5で被覆してリードフレーム素材が露出されることを防止し、実装時におけるろう材との濡れ性を改善する。



【特許請求の範囲】

【請求項1】 搭載した半導体素子を封止してパッケージを構成し、このパッケージから突出されるリード部の表面をろう材でめっきし、かつその一部において切断して半導体装置のアウトリードを形成する半導体装置用リードフレームにおいて、前記リード部の切断部に沿う位置に凹溝を形成したことを特徴とする半導体装置用リードフレーム。

【発明の詳細な説明】**【0001】**

【産業上の利用分野】 本発明は半導体装置用リードフレーム（以下、リードフレームという）に関し、特に半導体装置をプリント基板にろう付けにて実装する際の信頼性を改善したリードフレームに関する。

【0002】

【従来の技術】 一般にリードフレームを使用したOFPやSOP等の半導体装置の製造では、図3に工程図を示すように、同図（a）において、リードフレーム11に図外の半導体素子を搭載し、かつ電気接続を行った上で樹脂封止してパッケージ12を構成する。次いで、同図（b）のように、パッケージ12から突出されるリード部13の表面にめっき等による半田膜15を形成し、かつこのリード部13を所要箇所で切断し、これを半導体装置のアウトリード17として構成する。その後、同図（c）のように、アウトリード17を曲げ加工する。

【0003】

【発明が解決しようとする課題】 上述した従来のリードフレームを使用した半導体装置では、図4（a）にアウトリード17の先端部を拡大図示するように、切断された先端部の端面17aは切断時の半田垂れによって半田膜15が付着するが、端面17aの全てが半田膜15によって被覆されることはない。本発明者の経験によれば、リード部12の厚さが0.15mmの場合には、その厚さの約1/3程度の部分が被覆されずにリードフレーム素材が露出される。このため、このような半導体装置をプリント基板に半田を用いて実装するには、図4（b）のように、アウトリード17の先端部の端面17aのリードフレーム素材が露出された箇所にまで半田19が濡れ難くなり、プリント基板18とアウトリード17との接続面積が低減され、半導体装置の実装の信頼性が低下されるという問題がある。本発明の目的は、アウトリードの先端部におけるろう材との濡れ性を改善し、半導体装置の実装の信頼性を向上させたリードフレームを提供することにある。

【0004】

【課題を解決するための手段】 本発明のリードフレームは、リード部の切断部に沿う位置に凹溝を形成する。

【0005】

【作用】 本発明によれば、リード部の切断部に沿う位置

に設けた凹溝によって切断部の厚さが薄くなり、切断により形成されるアウトリード先端部の端面の全てがろう材により被覆され、リード素材が露出されることがない。

【0006】

【実施例】 次に、本発明について図面を参照して説明する。図1は本発明のリードフレームを使用した半導体装置の製造工程図である。同図（a）のように、リードフレーム1は図外の半導体素子を搭載し、半導体素子とリードフレームとの間の電気接続を行った上で、エポキシ樹脂等により封止してパッケージ2を構成する。このリードフレーム1には、最終的に半導体装置を形成したときにアウトリードとなるリード部3の一部、換言すればアウトリードの先端部に該当する位置に凹溝4を形成している。この実施例では、凹溝4はリードフレーム1の下面に形成しており、例えばリードフレーム1を打抜き成形する際にプレス加工によってリードフレーム1の下面を凹設する等の方法により形成する。尚、この凹溝3は、リードフレーム1に0.15mmの厚さの素材を用いたときには、少なくともその厚さの1/3程度の深さに形成することが好ましい。

【0007】 このリードフレームを用いることにより、同図（b）のようにリードフレーム1の表面にめっき等により半田膜5を形成すると、凹溝4の溝内も半田膜5が施される。そして、同図（c）のように、凹溝4の部分でリード部3を切断パンチ6により切断し、アウトリード7を構成する。このようにして形成されるアウトリード7は、その先端部の端面7aの切断面は凹溝4によって厚さが低減された箇所であるために面積も小さくなり、この端面7aはその後における半田膜5の垂れによって容易に被覆されることになる。その後、同図（d）のように、アウトリード7を曲げ形成して半導体装置を完成させる。

【0008】 したがって、完成された半導体装置のアウトリード7は、図2（a）に先端部の拡大図を示すように、端面7aが完全に半田膜5によって被覆され、リードフレーム素材が端面に露出されることはない。このため、同図（b）のように、半導体装置をプリント基板8に実装する場合、接続するための半田9がアウトリード7の先端部の端面7aの全面と濡れ性を得ることになり、接続面積を増大して半導体装置の実装の信頼性を高めることが可能となる。尚、凹溝はリードフレームの上面でもよく、或いは上下両面に形成してもよい。

【0009】

【発明の効果】 以上説明したように本発明のリードフレームは、リード部の切断部に沿う位置に凹溝を形成しているので、切断により形成されたアウトリードの先端部端面が全てろう材によって被覆され、リードフレーム素材が露出しないため、半導体装置の実装に際してアウトリードとろう材との濡れ性を改善し、信頼性を向上

することができる効果がある。

【図面の簡単な説明】

【図1】本発明のリードフレームを使用した半導体装置の製造工程を示す概略断面図である。

【図2】本発明のリードフレームで構成した半導体装置の OUTER リード先端部の斜視図である。

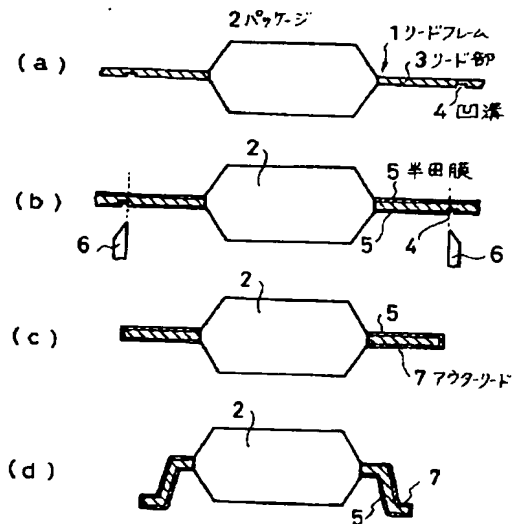
【図3】従来のリードフレームを用いた半導体装置の製造工程を示す概略断面図である。

【図4】従来のリードフレームで構成した半導体装置の OUTER リード先端部の斜視図である。

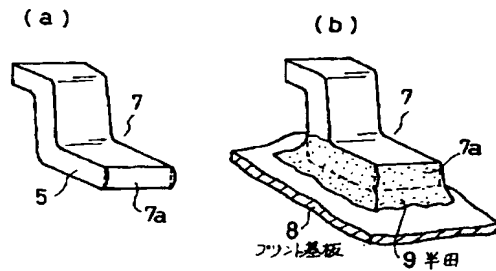
【符号の説明】

- 1 リードフレーム
- 2 パッケージ
- 3 リード部
- 4 凹溝
- 5 半田膜
- 7 OUTER リード
- 8 プリント基板
- 9 半田

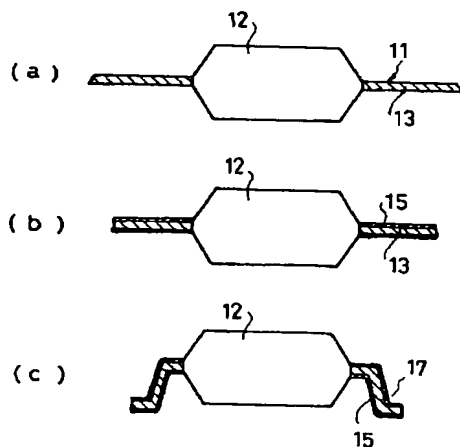
【図1】



【図2】



【図3】



【図4】

